

J1000 U.S. PRO
09/855713
05/16/01

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder.

申 請 日：西元 2000 年 05 月 17 日
Application Date

申 請 案 號：089109495
Application No.

申 請 人：威盛電子股份有限公司
Applicant(s)

局 長
Director General

陳 明 邦

CERTIFIED COPY OF
PRIORITY DOCUMENT

發文日期：西元 2000 年 7 月 1 日
Issue Date

發文字號：
Serial No. 08911008

申請日期	
案 號	
類 別	

A4

C4

(以上各欄由本局填註)

發明專利說明書

一、發明 新型 名稱	中 文	交換器與周邊裝置間時脈不同之補償方法
	英 文	
二、發明 創作 人	姓 名	陳任凱 曾千書 劉建華
	國 籍	中華民國 中華民國 中華民國
	住、居所	台北市文山區汀州路四段 134 號 4 樓 台北市大安區大學里 11 鄰羅斯福路三段 301 號 5 樓之 4 台中市民權路 225 巷 12-1 號 4 樓
三、申請人	姓 名 (名稱)	威盛電子股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	台北縣新店市中正路 533 號 8 樓
代表人 姓 名	王雪紅	

裝訂線

四、中文發明摘要（發明之名稱： 交換器與周邊裝置間時脈不同之補償方法 ）

一種交換器與周邊裝置間時脈不同之補償方法，包括一接收流程與一傳送流程。接收流程包括：接收第 N 個封包後，觸發第一計數器，並進行計數動作。而當第 N+1 個封包輸入時，停止計數動作，並將封包間隔 IPG(N, N+1) 記錄於第 N+1 個佇列連結節點 QLN(N+1) 中，否則重複計數動作。而傳送流程包括：得到一封包間隔 IPG(M-1, M) 後傳送第 M 個封包，接著觸發第二計數器並進行計數動作。而當第二計數器之值等於封包間隔 IPG(M-1, M) 所對應之一時脈週期時，停止計數動作，並得到封包間隔 IPG(M, M+1) 後，傳送第 M+1 個封包，否則重複進行計數動作。

英文發明摘要（發明之名稱： ）

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明(一)

本發明是有關於一種交換器與周邊裝置間時脈不同之補償方法，且特別是有關於一種使用於乙太(Ethernet)網路之交換器的一種交換器與周邊裝置間時脈不同之補償方法。

隨著網際網路日益發達，對於網路傳輸時之資料的準確性與傳輸速度的要求亦隨之提高。在乙太網路系統之交換器(Switch)中，同樣地也必須達到高準確性與高傳輸速度的要求。

請參照第1圖，其所繪示乃傳統的交換器與測試裝置之方塊圖。為了瞭解傳統交換器100之品質優劣，可使用一測試裝置102來對交換器100進行線速度前進測試(Wire-Speed Forwarding Test)。該線速度前進測試的方式為：測試裝置102以連續等間隔的方式輸出多個封包(Packet)至交換器100，而交換器100則根據該些封包所要傳送的埠(Port)來輸出該些封包。

其中，由測試裝置之媒體存取控制單元103輸出之該些封包係傳送至交換器100之接收媒體存取控制單元(Receive Medium Access Control, RMAC)104，接收媒體存取控制單元104係用以將所接收到之封包之資料處理之後，傳送至輸入控制單元(Input Control)106。而輸入控制單元106則用以將所接收到的資料進行下一步的處理，並暫存至記憶體(Memory)108。其中，當接收媒體存取控制單元104偵測到所接收到的封包有錯誤>Error)時，接收媒體存取控制單元104將通知輸入控制單元106

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(二)

來停止接下來的處理動作。

另外，輸出控制單元(Output Control)110 將封包之資料從記憶體 108 取出之後，接著通知傳輸媒體存取控制單元(Transmit Medium Access Control, TMAC)112 將封包傳送出去。其中，接收傳輸媒體存取控制單元 104 與傳輸媒體存取控制單元 112 統稱為交換器之媒體存取控制單元 114。

乙太網路的標準規格(Specification)中，每個封包之封包間隔(Inter-Packet Gap, IPG)最少為 96 個位元時間(bit time)。而且交換器之媒體存取控制單元 114 與測試裝置之媒體存取控制單元 103 所使用的頻率必須相同。例如，在 100M bps (bit per second) 的乙太網路的系統中，每個位元時間等於 $10\text{ns}(10^{-9}\text{sec})$ 。此時，交換器之媒體存取控制單元 114 與測試裝置之媒體存取控制單元 103 則均應使用 50MHz 之時脈，其中，在每個時脈週期(clock cycle)裡分別送兩個位元的封包資料，而每個時脈週期的時間長度相當於兩個位元時間。

假設測試裝置之媒體存取控制單元 103 位於第一時脈域，而交換器之媒體存取控制單元 114 則位於第二時脈域。其中，第一時脈域所使用之時脈的頻率為 FRQ1，而第二時脈域所使用之時脈的頻率為 FRQ2。

請參照第 2A 圖，其所繪示乃交換器之媒體存取控制單元與測試裝置之媒體存取控制單元的時脈頻率相等時，交換器內部之輸入與輸出的封包示意圖。在 100M bps

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(3)

的乙太網路的系統中，此時之 $FRQ1=FRQ2=50MHz$ ，且 96 個位元時間相當於 48 個時脈週期。測試裝置之媒體存取控制單元 103 於封包 P1 傳送出去之後，分別經過 48 個時脈週期（第一時脈域）後，再傳送封包 P2、P3、及 P4。而交換器之媒體存取控制單元 114 則於接收到封包 P1、P2、P3、及 P4 之後，先暫存於接收媒體存取控制單元 104 中之一緩衝區（未標示於圖中），分別經過 48 個時脈週期（第二時脈域），才再將封包 P1、P2、P3、及 P4 分別傳送至記憶體 108。由第 2A 圖中之由接收媒體存取控制單元 104 輸入至記憶體 108 之輸入(a)訊號可以看出，傳送至記憶體 108 之封包 P1、P2、P3、及 P4 間的封包間隔均為 96 個位元時間。

因為乙太網路的規格中，每個封包間隔必須大於等於 96 個位元時間，所以傳送媒體存取控制單元 112 從記憶體 108 中取出封包 P1 後，分別經過 48 個時脈週期（第二時脈域），才再將封包 P2、P3、及 P4 從記憶體 108 中取出。由第 2A 圖中之由記憶體 108 輸出至傳送媒體存取控制單元 112 之輸出(a)訊號可以看出，由記憶體 108 輸出之封包 P1、P2、P3、及 P4 間的封包間隔均為 96 個位元時間。而交換器 100 將封包 P1、P2、P3、及 P4 傳送給測試裝置 102 時，該些封包間的封包間隔亦均為 96 個位元時間（第二時脈域）。因為第一時脈域與第二時脈域之頻率 $FRQ1$ 與 $FRQ2$ 相等，所以由接收媒體存取控制單元 104 輸入至記憶體 108 之封包 P1、P2、P3、及 P4 間的封包間

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(4)

隔，與由記憶體 108 輸出至傳送媒體存取控制單元 112 封包 P1、P2、P3、及 P4 間的封包間隔相等，故而封包不會壅塞於記憶體 108 中，而使封包得以順利地傳送。

請參照第 2B 圖，其所繪示乃交換器之媒體存取控制單元與測試裝置之媒體存取控制單元之時脈頻率不相等時，交換器內部之輸入與輸出的封包示意圖。在乙太網路的標準規格中，交換器之媒體存取控制單元 114 與測試裝置之媒體存取控制單元 103 之間的時脈頻率容許 -100ppm 到 +100ppm ($1\text{ ppm} = 10^{-6}$) 的誤差。在交換器之媒體存取控制單元 114 與測試裝置之媒體存取控制單元 103 的時脈頻率有 100M bps 的乙太網路的系統所容許的最大誤差 200ppm 產生時，FRQ1 與 FRQ2 則分別可為 $(1+100\text{ ppm}) * 50\text{ MHz}$ 與 $(1-100\text{ ppm}) * 50\text{ MHz}$ 。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(5)

請同時參考表一，其為當 FRQ1 與 FRQ2 之時脈差為 200ppm 時之不同大小之封包的封包間隔之機率對照表。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

封包大小(byte)	64	512	1024	1518
位元累積	0.1344	0.8512	1.6704	2.4608
機率(IPG=96)	0.9328	0.5744	0.1648	0
機率(IPG=94)	0.0672	0.4256	0.8352	0.7696
機率(IPG=92)	0	0	0	0.2304
使 IPG=94 所需之 封包個數	14.8810	2.34962	1.19732	
使 IPG=92 所需之 封包個數				2.17014

表一

茲以封包大小為 64 位元組為例做說明。測試裝置之媒體存取控制單元 103 於封包 P1 傳送出去之後，分別經過 48 個時脈週期(第一時脈域)後，再傳送封包 P2、P3、及 P4。而交換器之媒體存取控制單元 114 則於接收到封包 P1、P2、P3、及 P4 之後，先暫存於接收媒體存取控制單元 104 中之一緩衝區(未標示於圖中)，才再將封包 P1、P2、P3、及 P4 分別傳送至記憶體 108。

由表一可以得知，因為 FRQ1 與 FRQ2 不同，所以，接收媒體存取控制單元 104 將封包傳送給記憶體 108 的速

五、發明說明 (6)

度將小於測試裝置之媒體存取控制單元 103 將封包傳送至接收媒體存取控制單元 104 的速度。如此，將造成封包在接收媒體存取控制單元 104 之緩衝區中累積。例如由表一中得知，每傳送一個 64 位元組的封包，就會有 0.1344 位元累積在接收媒體存取控制單元 104 之緩衝區中。而當傳送 14.8810 個 64 位元組的封包之後，則有 2 位元累積於接收媒體存取控制單元 104 之緩衝區中。

所以，為了使接收媒體存取控制單元 104 之緩衝區中不會有資料累積，此時，必須在每傳送 14.8810 個 64 位元組的封包之後，將封包間隔減少 2 個位元時間。例如將第 2B 圖中，由接收媒體存取控制單元 104 輸入至記憶體 108 之輸入(b)訊號可以看出，傳送至記憶體 108 之封包 P2 與 P3 間的封包間隔為 94 個位元時間。亦即是，此時接收媒體存取控制單元 104 將封包 P2 與 P3 間之封包間隔減為 94 個位元時間之後，再輸入至記憶體 108 。

由表一可以得知，接收媒體存取控制單元 104 將封包間隔減為 94 個位元時間，再輸入至記憶體 108 的機率為 0.0672 。

因為乙太網路的規格中，每個封包間隔必須大於等於 96 個位元時間，所以傳送媒體存取控制單元 112 從記憶體 108 中取出封包 P1 後，分別經過 48 個時脈週期（第二時脈域），才再將封包 P2、P3、及 P4 從記憶體 108 中取出。由第 2B 圖中之由記憶體 108 輸出至傳送媒體存取控制單元 112 之輸出(b)訊號可以看出，由記憶體 108 輸

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明(7)

出之封包 P1、P2、P3、及 P4 間的封包間隔均為 96 個位元時間。而交換器 100 將封包 P1、P2、P3、及 P4 傳送給測試裝置 102 時，該些封包間的封包間隔亦均為 96 個位元時間(第二時脈域)。

但是，因為第一時脈域與第二時脈域之頻率 FRQ1 與 FRQ2 不相等，所以由接收媒體存取控制單元 104 輸入至記憶體 108 之封包 P1、P2、P3、及 P4 間的封包間隔之和，小於由記憶體 108 輸出至傳送媒體存取控制單元 112 封包 P1、P2、P3、及 P4 間的封包間隔之和。也就是說，將封包存入記憶體 108 時的速度大於將封包取出記憶體 108 的速度。如此，將導致交換器 100 中之記憶體 108 產生滿溢(Overflow)的情形，並且導致接下來的封包無法繼續輸入至交換器 100 而使資料遺失，或者是必須觸發交換器 100 中之流向控制單元 116 而使得資料傳輸的時間延長而減低網路傳輸速度。

有鑑於此，本發明的目的就是在提供一種交換器與周邊裝置間時脈不同之補償方法，該補償方法解決了傳統中記憶體滿溢而使資料遺失的情形，同時也提高了網路之傳輸速度。

根據本發明的目的，提出一種交換器與周邊裝置間時脈不同之補償方法。交換器包括第一計數器與第二計數器，且交換器用以接收與傳送複數個封包。這些封包係依序各對應至一佇列連結節點，其中，第 N 個封包對應至第 N 個佇列連結節點 QLN(N)、第 M 個封包對應至第 M 個佇列

(請先閱讀背面之注意事項再填寫本頁)

裝
訂

線

五、發明說明 (8)

連結節點 $QLN(M)$ ， N 、 M 為正整數。該補償方法包括一接收流程與一傳送流程。其中，接收流程包括下列步驟：首先，接收第 N 個封包。接著，觸發該第一計數器。然後，第一計數器進行計數動作。接著，當第 $N+1$ 個封包開始輸入至該交換器時，進入下一步驟，否則重複進行第一計數器之計數動作。接著，停止第一計數器之計數動作，並依第一計數器之值，將第 N 個封包與第 $N+1$ 個封包之一封包間隔 $IPG(N, N+1)$ 記錄於第 $N+1$ 個佇列連結節點 $QLN(N+1)$ 中。最後， N 值加 1，重複觸發第一計數器之步驟至此步驟。

而傳送流程包括下列步驟：首先，讀取所要傳送的第 M 個封包所對應之第 M 個佇列連結節點 $QLN(M)$ ，得到一封包間隔 $IPG(M-1, M)$ ，並傳送第 M 個封包。接著，觸發第二計數器。然後，第二計數器開始進行計數動作。接著，當第二計數器之值等於封包間隔 $IPG(M-1, M)$ 所對應之一時脈週期 (Clock Cycle) 時，停止第二計數器之計數動作，否則第二計數器重複進行計數動作。然後，讀取第 $M+1$ 個封包所對應之第 $M+1$ 個佇列連結節點 $QLN(M+1)$ ，得到一封包間隔 $IPG(M, M+1)$ 後，傳送第 $M+1$ 個封包。最後， M 值加 1，重複觸發第二計數器之步驟至此步驟。

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

(請先閱讀背面之注意事項再填寫本頁)

裝
訂

線

五、發明說明(9)

第1圖繪示乃傳統的交換器與測試裝置之方塊圖；

第2A圖繪示乃交換器之媒體存取控制單元與測試裝置之媒體存取控制單元的時脈頻率相等時，交換器內部之輸入與輸出的封包示意圖；

第2B圖繪示乃交換器之媒體存取控制單元與測試裝置之媒體存取控制單元之時脈頻率不相等時，交換器內部之輸入與輸出的封包示意圖；

第3圖繪示依照本發明一較佳實施例的一種交換器與測試裝置之方塊圖；

第4A圖繪示乃傳統之佇列連結節點的資料結構示意圖；

第4B圖所繪示乃依照本發明一較佳實施例的一種佇列連結節點的資料結構示意圖；

第5圖繪示乃依照本發明之一實施例的接收媒體存取控制單元之動作流程圖；

第6圖繪示乃依照本發明之一實施例的傳送媒體存取控制單元之動作流程圖；以及

第7圖繪示乃依本發明之一實施例之交換器中，接收媒體存取控制單元中的輸入封包與傳送媒體存取控制單元中的輸出封包之示意圖。

標號說明：

100, 300：交換器

102, 302：測試裝置

103：測試裝置之媒體存取控制單元

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (一)

104, 304：接收媒體存取控制單元

106, 306：輸入控制單元

108, 308：記憶體

114：交換器之媒體存取控制單元

116：流向控制單元

110, 310：輸出控制單元

112, 312：傳輸媒體存取控制單元

314, 316：計數器

(請先閱讀背面之注意事項再填寫本頁)

較佳實施例

請參照第 3 圖，其繪示依照本發明一較佳實施例的一種交換器與測試裝置之方塊圖。交換器 300 接收從測試裝置 302 以連續等間隔的方式輸出之多個封包(Packet)之後，經由接收媒體存取控制單元 (Receive Medium Access Control, RMAC) 304 與輸入控制單元 (Input Control) 306 的處理後，將該些封包暫存至記憶體 (Memory) 308。之後，輸出控制單元 310 將暫存於記憶體 308 中之封包，經由傳輸媒體存取控制單元 (Transmit Medium Access Control, TMAC) 312 的處理後，傳送至測試裝置 302。

其中，接收媒體存取控制單元 304 中更包括計數器 (Counter) 314，而輸出媒體存取控制單元 312 中更包括計數器 316。

當交換器 300 接收到封包之後，交換器 300 針對每

五、發明說明(II)

每個封包均產生一相對應的佇列連結節點(Queue Link Node)，用以記錄該封包之大小，所要傳送的埠，以及下一個待傳送之封包的記憶體位址。當封包傳送出交換器300之後，該相對應的佇列連結節點亦隨之消失。

請參照第4A~4B圖，其中第4A圖所繪示乃傳統之佇列連結節點的資料結構示意圖，而第4B圖所繪示乃依照本發明一較佳實施例的一種佇列連結節點的資料結構示意圖。第4A圖中，傳統之佇列連結節點包括三個欄位(Field)：下一封包之緩衝區編號(next packet buffer ID)欄位、目的埠之位元遮蔽(destination ports bit mask)欄位、與封包位元組計算(packet byte count)欄位。各欄位所記錄之內容如下：

下一封包之緩衝區編號欄位：用以記錄下一個待傳送之封包之緩衝區的編號。此欄位係包括9個位元。

目的埠之位元遮蔽欄位：用以記錄所對應之封包所需傳送的目的埠(Destination port)。此欄位係包括8個位元。

封包位元組計算欄位：用以記錄所對應之封包之大小。此欄位係包括11個位元。

而傳統之佇列連結節點中的其他位元則為保留(reserved)狀態。

本發明為了解決傳統作法中，因交換器之媒體存取控制單元114與測試裝置之媒體存取控制單元103所使用之時脈頻率有誤差產生，而導致的記憶體壅塞，甚至是資

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (12)

料遺失的問題，本發明於傳統之佇列連結節點的資料結構中，更加入兩個新欄位。在第 4B 圖中，依照本發明一較佳實施例的佇列連結節點除了包括傳統的三個欄位之外，更包括了封包間隔差額(IPG subtract count)欄位與埠速度欄位。其所記錄之內容如下：

封包間隔差額欄位：上一個封包與該封包之間的封包間隔必須記錄於該封包所對應之佇列連結節點中。為求使記錄時所需之位元數為最小，所以封包間隔差額欄位中所記錄的是 96 個位元時間減去該封包與上一個封包間之位元時間所對應的時脈週期(Clock Cycle)之值。因為封包間隔可為 96、94、或 92 個位元時間，其與 96 個位元時間相減後，所對應的時脈週期分別為 0、1、或 2 個時脈週期。所以，封包間隔差額欄位只需要兩個位元就可以記錄所對應的時脈週期之值。

埠速度欄位：記錄封包之來源埠(Source Port)的速度，其速度例如為 100M bps 或是 10M bps 之一。此欄位係包括 1 個位元。

其中，當一封包傳送至接收媒體存取控制單元 304 時，由計數器 314 計數出上一個封包與該封包之間的封包間隔所對應的時脈週期，與 96 個位元時間所對應的時脈週期相減後，將其所對應的時脈週期記錄於封包間隔差額欄位中。而後，當該封包要從傳送媒體存取控制單元 316 中傳送出去時，封包間隔差額欄位的時脈週期之值所對應之封包間隔可用以做為該封包與下一封包之間的封包間

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (13)

隔。而傳送媒體存取控制單元 316 則於該封包傳送出去，再經過該封包間隔的時間之後，傳送下一個封包。如此，可以解決傳統作法中所面臨到的問題。

另外，埠速度欄位中所記錄的封包之來源埠的速度係用以判斷是否實施本發明。本發明適合實施於來源埠與目的埠之速度相等時，例如均為 100M bps 或是 10M bps。

然而，封包之來源埠的速度亦可由其他方法得知，本實例中所提之將封包之來源埠的速度記錄於埠速度欄位中僅為一例，並不足以限制本發明。

請參照第 5 圖，其所繪示乃依照本發明之一實施例的接收媒體存取控制單元之動作流程圖。首先，步驟 502，判斷是否有第 N 個封包輸入至交換器 300。若否，則重複步驟 502；若是，則進入步驟 504。在步驟 504 中，持續接收第 N 個封包，並判斷交換器 300 是否已將第 N 個封包接收完畢。若是，則進入步驟 506；若否，則重複步驟 504。

在步驟 506 中，觸發接收媒體存取控制單元 304 中的計數器 314。觸發計數器 314 後，計數器 314 之值為 0。接著，進入步驟 508，計數器 314 進行計數動作，亦即是依序將計數器 314 之值加 1。然後，進入步驟 510，判斷是否有下一個封包，亦即是第 N+1 個封包，輸入至交換器 300。若是，則進入步驟 512；若否，則重複步驟 508。在步驟 512 中，停止計數器 314 之計數動作，並記錄計數器 314 之值。接著，進入步驟 514，將 N 值加 1。然後，重複步驟 504。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(14)

其中，在步驟 512，此時計數器 314 之值為第 N 個封包與第 N+1 個封包之間的封包間隔 $IPG(N, N+1)$ 。步驟 512 之記錄計數器 314 之值係為將該封包間隔 $IPG(N, N+1)$ 記錄於第 N+1 個封包所對應之佇列連結節點 $QLN(N+1)$ 中。為使記錄於佇列連結節點 $QLN(N+1)$ 中所需的位元數減少，則將 96 位元時間減去封包間隔 $IPG(N, N+1)$ 之值所對應的時脈週期記錄於佇列連結節點 $QLN(N+1)$ 之封包間隔差額欄位中。(但實際上之應用中，其記錄的方式可以有很多種，例如是直接將封包間隔 $IPG(N, N+1)$ 記錄於第 N+1 個封包所對應之佇列連結節點 $QLN(N+1)$ 中。) 並且，記錄著封包間隔 $IPG(N, N+1)$ 之佇列連結節點 $QLN(N+1)$ 將隨著第 N+1 個封包於交換器 300 之中傳送。

乙太網路系統係於一個時脈週期內傳送兩個位元的封包資料，故 96 個位元時間相當於 48 個時脈週期。所以當計數器 314 之值為 47 時(相當於 94 個位元時間)，則將封包間隔差額欄位之值設為 1。而當計數器 314 之值為 46 時(相當於 92 個位元時間)，則將封包間隔差額欄位之值設為 2。

請參照第 6 圖，其所繪示乃依照本發明之一實施例的傳送媒體存取控制單元之動作流程圖。首先，進入步驟 602，判斷交換器 300 中是否有第 N 個封包待傳送。若否，則重複步驟 602；若是，則進入步驟 604。在步驟 604 中，讀取待傳送之第 N 個封包所對應的佇列連結節點 $QLN(N)$ 中之封包間隔差額欄位，得到封包間隔 $IPG(N-1, N)$ ，並

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (15)

傳送第 N 個封包。其中，因為佇列連結節點 QLN(N) 中之封包間隔差額欄位所記錄的乃是 48 個時脈週期(相當於 96 個位元時間)與封包間隔 IPG(N-1, N) 的差值所對應之時脈週期，所以只要經過簡單的運算，便可得到封包間隔 IPG(N-1, N) 之值。

接著，進入步驟 606，觸發傳送媒體存取控制單元 312 中之計數器 316。觸發計數器 316 後，計數器 316 之值為 0。然後，進入步驟 608，計數器 316 開始進行計數動作。亦即是，計數器 316 依序加 1。接著，進入步驟 610，判斷計數器 316 之值是否等於封包間隔 IPG(N-1, N) 所對應之時脈週期。若是，則進入步驟 612；若否，則重複步驟 608。

在步驟 612 中，判斷交換器 300 中是否有第 N+1 個封包待傳送，若否，則重複步驟 612；若是，則進入步驟 614。在步驟 614 中，停止計數器 316 之計數動作，且讀取下一個封包(第 N+1 個封包)所對應之佇列連結節點 QLN(N+1)。並由其中之封包間隔差額欄位讀取佇列連結節點 QLN(N+1)，得到 IPG(N, N+1) 之值，並傳送第 N+1 個封包。接著，進入步驟 606，將 N 值加 1。然後，重複步驟 606。

請參照第 7 圖，其所繪示乃依本發明之一實施例之交換器中，接收媒體存取控制單元中的輸入封包與傳送媒體存取控制單元中的輸出封包之示意圖。在輸入(c)中，當接收媒體存取控制單元 306 接收到封包 P1 後，計數器

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(16)

314 開始計數，一直到接收媒體存取控制單元 306 接收到封包 P2 為止。接著，交換器 300 將封包間隔 IPG(1, 2)(例如為 94 個位元時間)記錄於封包 P2 所對應之佇列連結節點 QLN(2)中。同理，交換器 300 將封包間隔 IPG(2, 3)、IPG(3, 4)、IPG(4, 5)、IPG(5, 6)(例如分別為 92、94、92、及 94 個位元時間)分別記錄於封包 P3、P4、P5、及 P6 所對應之佇列連結節點 QLN(3)、QLN(4)、QLN(5)、與 QLN(6)中。

在經過交換器 300 之內部的處理之後，封包於傳送媒體存取控制單元 316 傳送出去。在第 7 圖之輸出(c)中，在將封包 P1 傳送出去之後，於 96 個位元時間之後再傳送封包 P2。此時，從封包 P2 所對應之佇列連結節點 QLN(2)得到封包間隔 IPG(1, 2)為 94 個位元時間。所以，傳送媒體存取控制單元 312 於 94 個位元時間之後，再傳送封包 P3。同理，因為所得到之封包間隔 IPG(2, 3)、IPG(3, 4)、及 IPG(4, 5)分別為 92、94、及 92，所以分別於傳送封包之後，在經過 92、94、及 92 個位元時間，依序傳送封包 P4、P5、及 P6。由第 7 圖可知，輸入(c)中的封包 P1 到 P5 之間之封包間隔總和，與輸出(c)中的封包 P2 到 P6 之間的封包間隔總和相等。亦即是，使用本發明之方法可以有效地致使交換器 300 中封包之輸入與輸出的速度相等。如此，記憶體 308 則不會有壅塞的情形產生，而且也可以加快封包的傳送速度。

而且本發明亦不限定於在交換器 300 與測試裝置

(請先閱讀背面之注意事項再填寫本頁)

裝
訂

線

五、發明說明 (17)

302 間使用。當使用任何一個與交換器有封包之接收動作與傳送動作之周邊裝置時，均可使用本發明。

另外，本實施例係以計數器 314 位於接收媒體存取控制單元 304 與計數器 316 位於傳送媒體存取控制單元 312 中為例做說明，然而實際應用上，計數器 314 與 316 並不一定必須位於接收媒體存取控制單元 304 與傳送媒體存取控制單元 312 中。

【發明效果】

本發明上述實施例所揭露之補償交換器與周邊裝置間時脈不同之方法，只要利用交換器中的計數器，並改變併列連結節點便可達到所要的效果。解決了傳統中記憶體滿溢而使資料遺失的情形，同時也提高了網路之傳輸速度。

綜上所述，雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

1. 一種交換器(Switch)與周邊裝置間時脈不同之補償方法，該交換器包括一第一計數器與一第二計數器，該交換器用以接收與傳送複數個封包，這些封包係依序各對應至一併列連結節點，其中，第 N 個封包對應至第 N 個併列連結節點 $QLN(N)$ 、第 M 個封包對應至第 M 個併列連結節點 $QLN(M)$ ，N、M 為正整數，該補償方法包括一接收流程與一傳送流程，其中，該接收流程包括下列步驟：

- a. 接收第 N 個封包；
- b. 觸發該第一計數器；
- c. 該第一計數器進行計數動作；
- d. 當一第 $N+1$ 個封包開始輸入至該交換器時，進入步驟 e，否則重複步驟 c；以及
- e. 停止該第一計數器之計數動作，並依該第一計數器之值，將該第 N 個封包與該第 $N+1$ 個封包之一封包間隔 $IPG(N, N+1)$ 記錄於第 $N+1$ 個併列連結節點 $QLN(N+1)$ 中；以及
- f. N 值加 1，重複步驟 b 至 f；

該傳送流程包括下列步驟：

- a1. 讀取所要傳送的該第 M 個封包所對應之第 M 個併列連結節點 $QLN(M)$ ，得到一封包間隔 $IPG(M-1, M)$ ，並傳送該第 M 個封包；
- b1. 觸發該第二計數器；
- c1. 該第二計數器開始進行計數動作；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

d1. 當該第二計數器之值等於該封包間隔 IPG(M-1, M) 所對應之一時脈週期(Clock Cycle)時，停止該第二計數器之計數動作，否則重複步驟 c1；

e1. 讀取一第 M+1 個封包所對應之第 M+1 個佇列連結節點 QLN(M+1)，得到一封包間隔 IPG(M, M+1)後，傳送該第 M+1 個封包；以及

f1. 將 M 值加 1，重複步驟 c1 至 f1。

2. 如申請專利範圍第 1 項所述之補償方法，其中該交換器更包括用以接收該些封包的一接收媒體存取控制單元(Receive Media Access Control)與用以傳送該些封包的一傳送媒體存取控制單元(Transmit Media Access Control)。

3. 如申請專利範圍第 2 項所述之補償方法，其中該第一計數器係位於該接收媒體存取控制單元中，而該第二計數器係位於該傳送媒體存取控制單元中。

4. 如申請專利範圍第 3 項所述之補償方法，其中該第 N 個佇列連結節點 QLN(N)包括：

一 第一欄位：用以記錄該第 N+1 個封包所暫存之一記憶體的位址；

一 第二欄位：用以記錄該第 N 個封包所需傳送的目的埠(Destination port)；

一 第三欄位：用以記錄該第 N 個封包之大小；以及

一 第四欄位：用以記錄該封包間隔 IPG(N-1, N)。

5. 如申請專利範圍第 4 項所述之補償方法，其中該

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

第 N 個佇列連結節點 QLN(N)更包括一第五欄位，用以記錄該第 N 個封包之來源埠 (Source Port) 的速度。

6. 如申請專利範圍第 3 項所述之補償方法，其中該第 N 個佇列連結節點 QLN(N)包括：

一第一欄位：用以記錄該第 N+1 個封包所暫存之一記憶體的位址；

一第二欄位：用以記錄該第 N 個封包所需傳送的目的埠 (Destination port)；

一第三欄位：用以記錄該第 N 個封包之大小；以及

一第四欄位：用以記錄 96 個位元時間減去該封包間隔 IPG(N-1, N) 後，所對應的該時脈週期之值。

7. 如申請專利範圍第 6 項所述之補償方法，其中該第 N 個佇列連結節點 QLN(N)更包括一第五欄位，用以記錄該第 N 個封包之來源埠 (Source Port) 的速度。

8. 如申請專利範圍第 1 項所述之補償方法，其中該周邊裝置為一測試裝置。

9. 一種交換器 (Switch) 與周邊裝置間時脈不同之補償方法，該交換器包括一接收媒體存取控制單元 (Receive Media Access Control)、一傳送媒體存取控制單元 (Transmit Media Access Control)、一第一計數器、與一第二計數器，該交換器之該接收媒體存取控制單元係接收複數個封包，而該交換器之該傳送媒體存取控制單元係傳送該些封包，該些封包係依序各對應至一佇列連結節點，其中，第 N 個封包對應至第 N 個佇列連結節點 QLN(N)、

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

第 M 個封包對應至第 M 個佇列連結節點 QLN(M)，N、M 為正整數，該補償方法包括使用於該接收媒體存取控制單元中之一接收流程與使用於該傳送媒體存取控制單元中之一傳送流程，該接收流程包括：

- a. 當有該第 N 個封包輸入至交換器時，進入步驟 b，否則重複步驟 a；
- b. 當交換器已將該第 N 個封包接收完畢時，進入步驟 c，否則重複步驟 b；
- c. 觸發該第一計數器；
- d. 該第一計數器進行計數動作；
- e. 當該第 N+1 個封包開始輸入至該交換器時，進入步驟 f，否則重複步驟 d；以及
- f. 停止該第一計數器之計數動作，並依該第一計數器之值，將該第 N 個封包與該第 N+1 個封包之一封包間隔 IPG(N, N+1) 記錄於第 N+1 個佇列連結節點 QLN(N+1) 中；以及
- g. N 值加 1，重複步驟 b 至 f；

該傳送流程包括下列步驟：

- a1. 當交換器中有一第 M 個封包待傳送時，進入步驟 b，否則重複步驟 a；
- b1. 讀取該第 M 個封包所對應之第 M 個佇列連結節點 QLN(M)，得到一封包間隔 IPG(M-1, M)，並傳送該第 M 個封包；

(請先閱讀背面之注意事項再填寫本頁)

裝
訂

線

六、申請專利範圍

- c1. 觸發該第二計數器；
- d1. 該第二計數器開始進行計數動作；
- e1. 當該第二計數器之值等於該封包間隔 $IPG(M-1, M)$ 所對應之一時脈週期(Clock Cycle)時，進入步驟 f1，否則重複步驟 d1；
 - f1. 當該交換器中有一第 $M+1$ 個封包待傳送時，進入步驟 g1，否則重複步驟 f1；
 - g1. 停止該第二計數器之計數動作，且讀取該第 $M+1$ 個封包所對應之第 $M+1$ 個佇列連結節點 $QLN(M+1)$ ，得到一封包間隔 $IPG(M, M+1)$ 後，傳送該第 $M+1$ 個封包；以及
 - h1. M 值加 1，重複步驟 c1 至 f1。
10. 如申請專利範圍第 9 項所述之補償方法，其中該第一計數器係位於該接收媒體存取控制單元中。
11. 如申請專利範圍第 9 項所述之補償方法，其中該第二計數器係位於該傳送媒體存取控制單元中。
12. 如申請專利範圍第 9 項所述之補償方法，其中該些封包輸入至該交換器後，係暫存至一記憶體。
13. 如申請專利範圍第 12 項所述之補償方法，其中該第 N 個佇列連結節點 $QLN(N)$ 包括：
 - 一 第一欄位：用以記錄該第 $N+1$ 個封包所暫存之該記憶體的位址；
 - 一 第二欄位：用以記錄該第 N 個封包所需傳送的目的埠(Destination port)；
 - 一 第三欄位：用以記錄該第 N 個封包之大小；以及

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

一第四欄位：用以記錄該封包間隔 IPG(N-1, N)。

14. 如申請專利範圍第 13 項所述之補償方法，其中該第 N 個佇列連結節點 QLN(N)更包括一第五欄位，用以記錄該第 N 個封包之來源埠(Source Port)的速度。

15. 如申請專利範圍第 12 項所述之補償方法，其中該第 N 個佇列連結節點 QLN(N)包括：

一第一欄位：用以記錄該第 N+1 個封包所暫存之該記憶體的位址；

一第二欄位：用以記錄該第 N 個封包所需傳送的目的埠(Destination port)；

一第三欄位：用以記錄該第 N 個封包之大小；以及

一第四欄位：用以記錄 96 個位元時間減去該封包間隔 IPG(N-1, N)後，所對應的該時脈週期之值。

16. 如申請專利範圍第 15 項所述之補償方法，其中該第 N 個佇列連結節點 QLN(N)更包括一第五欄位，用以記錄該第 N 個封包之來源埠(Source Port)的速度。

17. 如申請專利範圍第 9 項所述之補償方法，其中該周邊裝置為一測試裝置。

18. 一種交換器與周邊裝置間時脈不同之補償裝置，用以接收一第一裝置之複數個封包，該些封包係依序各對應至一佇列連結節點，其中，第 N 個封包對應至第 N 個佇列連結節點 QLN(N)、第 M 個封包對應至第 M 個佇列連結節點 QLN(M)，N、M 為正整數，該補償裝置包括：

一第一計數器與一第二計數器；

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

一接收媒體存取控制單元(Receive Medium Access Control)，用以接收該些封包，其中，該接收媒體存取控制單元係用以觸發該第一計數器，以得到該第 N 個封包與該第 N+1 個封包之一封包間隔 IPG(N, N+1)，並將該封包間隔記錄於第 N+1 個佇列連結節點 QLN(N+1)中；

一傳輸媒體存取控制單元(Transmit Medium Access Control)，用以傳送該些封包，其中，該傳輸媒體存取控制單元係用以讀取所要傳送的該第 M 個封包所對應之第 M 個佇列連結節點 QLN(M)，得到一封包間隔 IPG(M-1, M)後傳送該第 M 個封包，並觸發該第二計數器，其中，當該第二計數器之值等於該封包間隔 IPG(M-1, M)所對應之一時脈週期(Clock Cycle)時，讀取一第 M+1 個封包所對應之第 M+1 個佇列連結節點 QLN(M+1)，得到一封包間隔 IPG(M, M+1)後傳送該第 M+1 個封包。

19. 如申請專利範圍第 18 項所述之補償方法，其中，該第一計數器係位於該接收媒體存取控制單元中。

20. 如申請專利範圍第 18 項所述之補償方法，其中，該第二計數器係位於該傳輸媒體存取控制單元中。

21. 如申請專利範圍第 18 項所述之補償方法，其中該第 N 個佇列連結節點 QLN(N)包括：

一第一欄位：用以記錄該第 N+1 個封包所暫存之一記憶體的位址；

一第二欄位：用以記錄該第 N 個封包所需傳送的目的埠(Destination port)；

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

- 一 第三欄位：用以記錄該第 N 個封包之大小；以及
- 一 第四欄位：用以記錄該封包間隔 IPG(N-1, N)。

22. 如申請專利範圍第 21 項所述之補償方法，其中該第 N 個佇列連結節點 QLN(N)更包括一第五欄位，用以記錄該第 N 個封包之來源埠 (Source Port) 的速度。

23. 如申請專利範圍第 18 項所述之補償方法，其中該第 N 個佇列連結節點 QLN(N)包括：

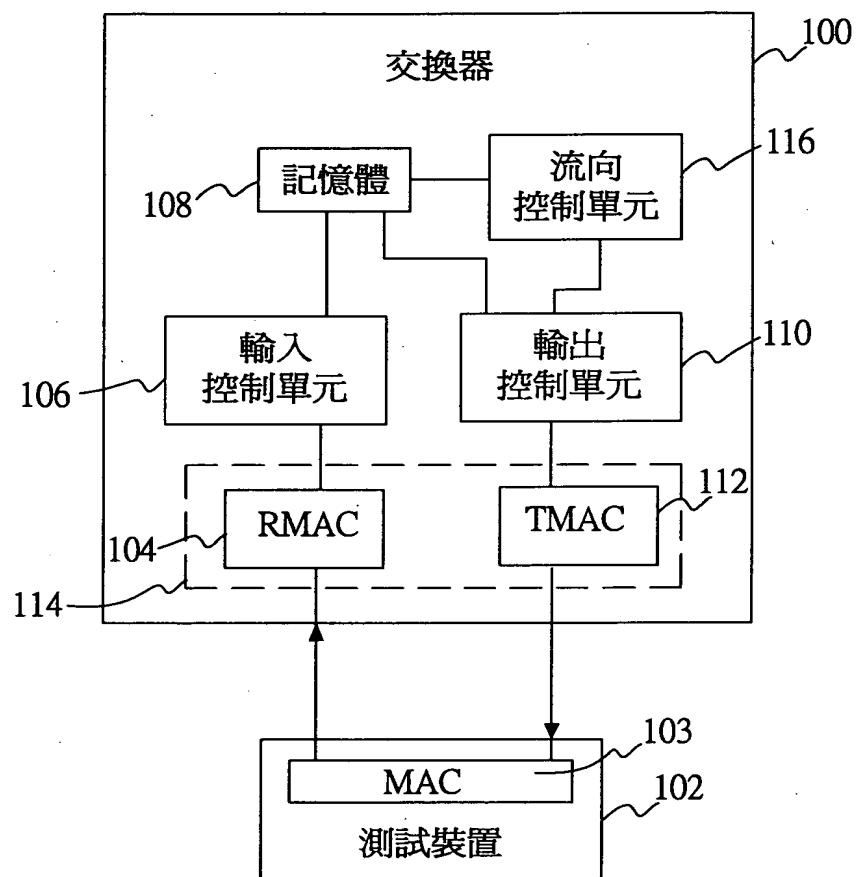
一 第一欄位：用以記錄該第 N+1 個封包所暫存之一記憶體的位址；

一 第二欄位：用以記錄該第 N 個封包所需傳送的目的埠 (Destination port)；

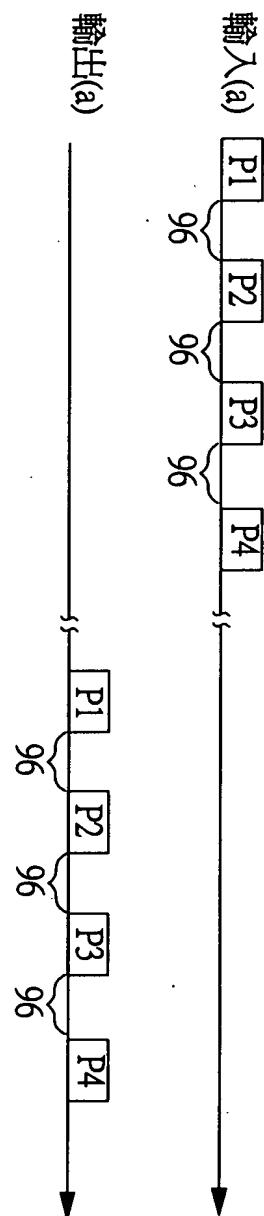
一 第三欄位：用以記錄該第 N 個封包之大小；以及

一 第四欄位：用以記錄 96 個位元時間減去該封包間隔 IPG(N-1, N) 後，所對應的該時脈週期之值。

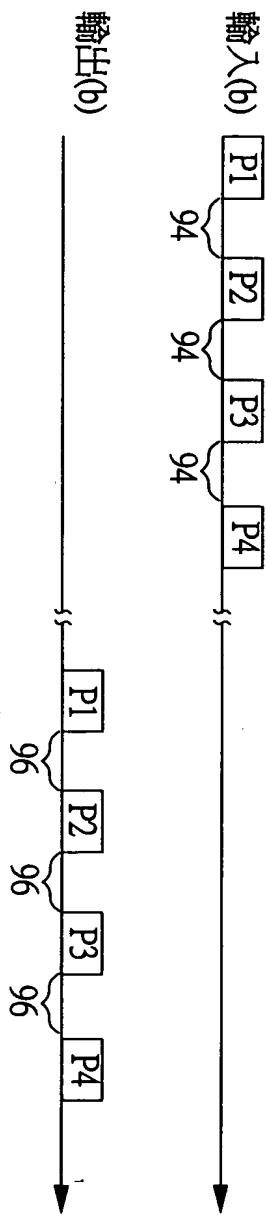
24. 如申請專利範圍第 23 項所述之補償方法，其中該第 N 個佇列連結節點 QLN(N)更包括一第五欄位，用以記錄該第 N 個封包之來源埠 (Source Port) 的速度。



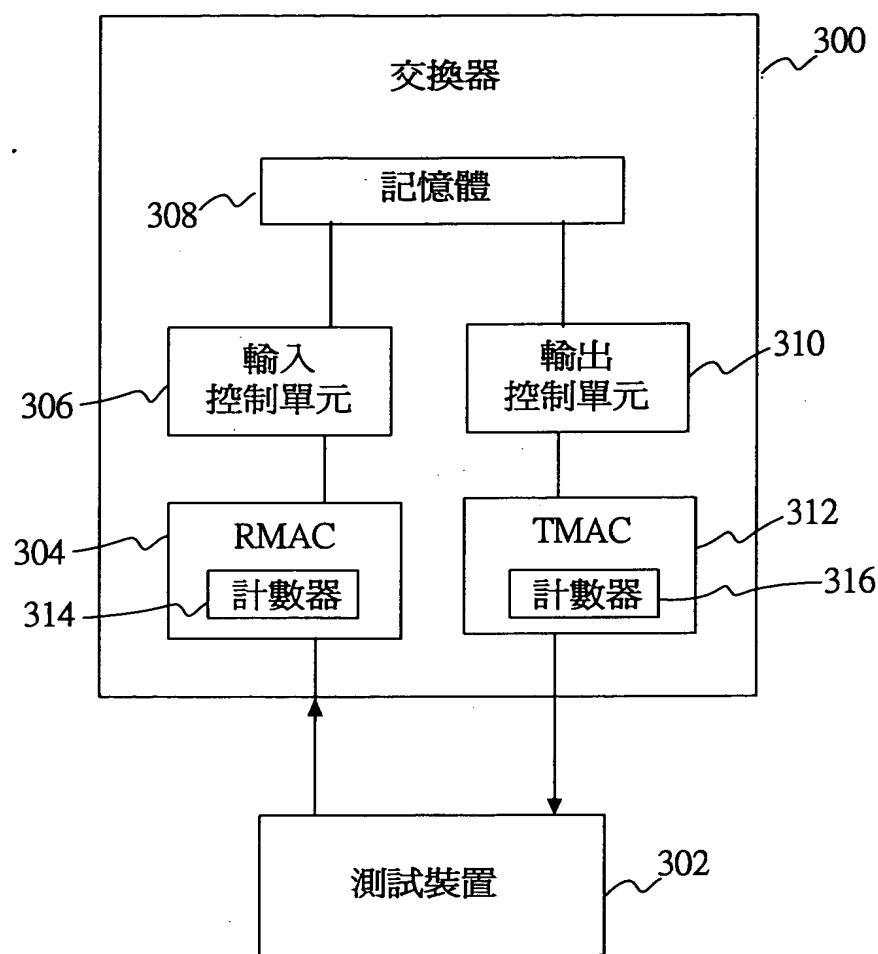
第 1 圖



第 2A 圖



第 2B 圖



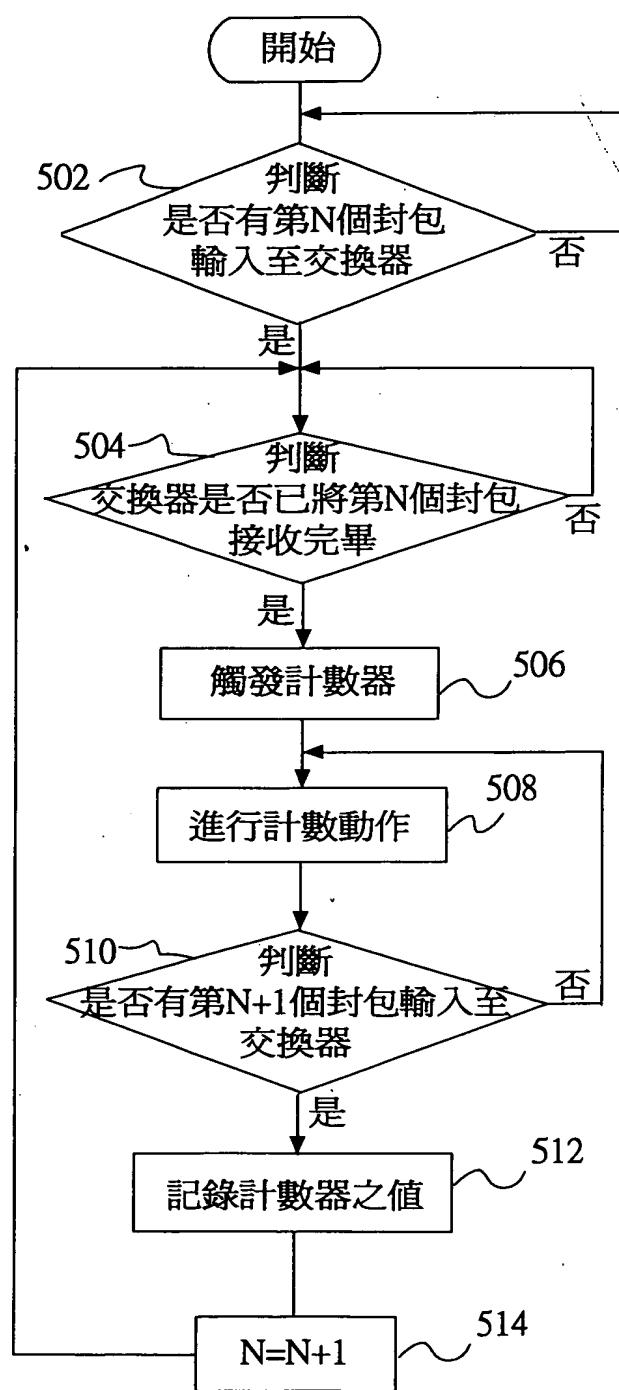
第 3 圖

31	30	29	28 27	17 16	9 8	0
保留	保留	保留	封包位元組 計算欄位	目的埠之位 元遮蔽欄位	下一封包之緩 衝區編號欄位	

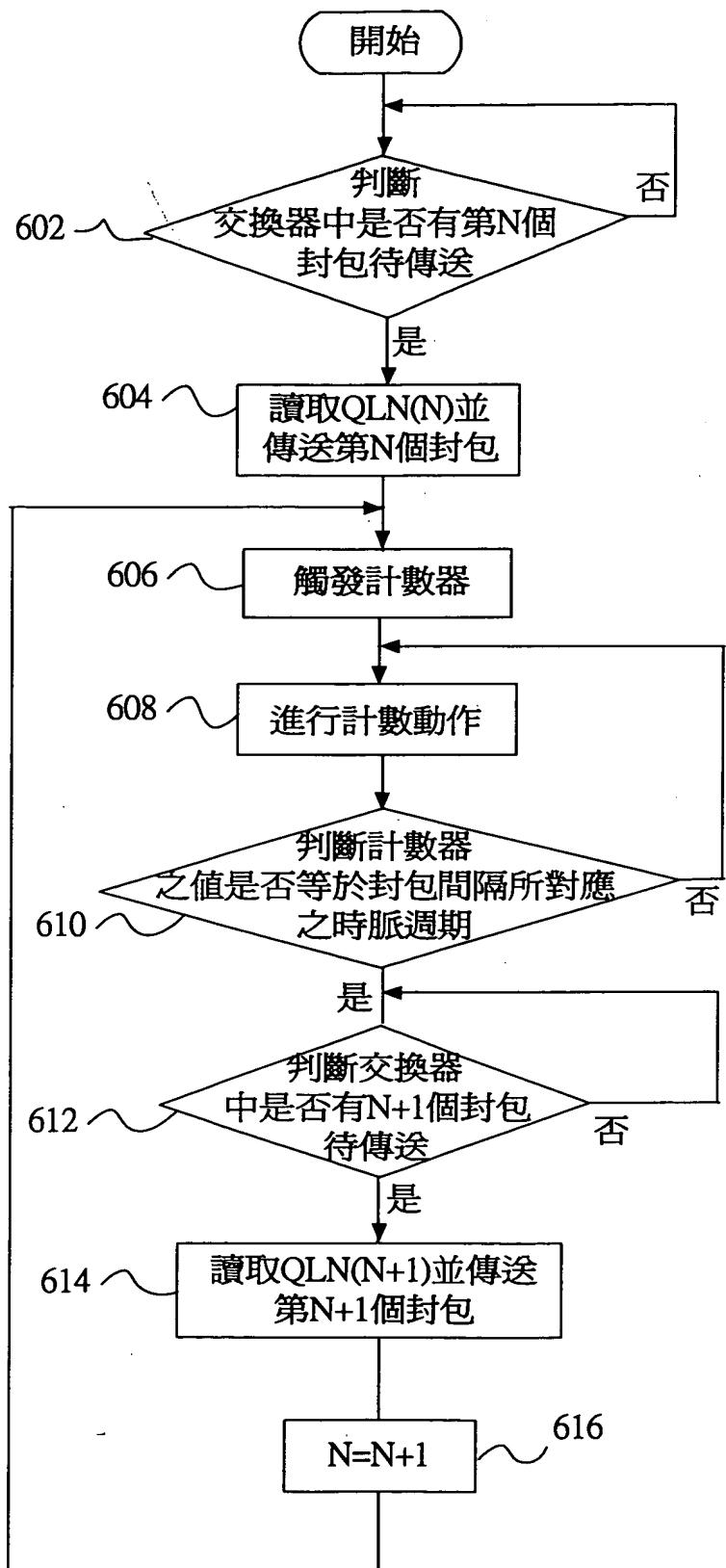
第 4A 圖

31	30	29	28 27	17 16	9 8	0
保留	埠速度 欄位	封包間隔 差額欄位	封包位元組 計算欄位	目的埠之位 元遮蔽欄位	下一封包之緩 衝區編號欄位	

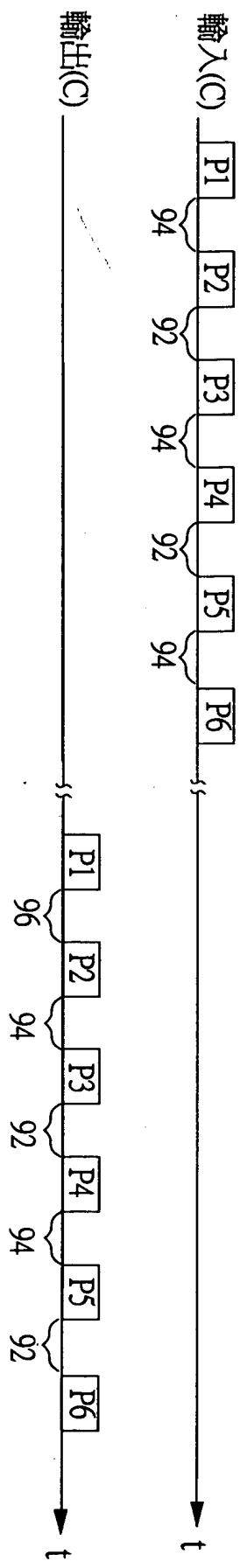
第 4B 圖



第 5 圖



第 6 圖



第 7 圖